

信頼性の高い破壊予測に向けた個片化後のフルオート品質マネジメント

Fully automated quality management after singulation for reliable failure prediction

DISCO Hi-TEC Europe GmbH

要旨

DIS100 は個片化後のウェーハからチップをピックアップし、チップ厚み・チップング測定、裏面粗さ測定、抗折強度測定を全自動で実施する装置である。従来、手作業で実施していた工程を自動化することで、効率的かつ高精度な測定を実現する。更に、蓄積された測定データにより車載向けデバイスなどの品質監査に求められるトレーサビリティの向上にも貢献する。

Abstract

DIS100 is a unit that picks up die from the wafer after singulation and measures the die thickness, chipping, backside surface roughness, and die strength using a fully automatic process. Efficient and highly accurate measurement is achieved by automating all of the existing manual processes. In addition, DIS100 also improves traceability because of its recorded measurement data, as required in quality audits of automotive devices.

1. はじめに

半導体デバイス製造は、24 時間体制の量産環境の下、最も進化した業界の一つである。年間何千億ものチップが製造されており、近年のデジタル化の潮流からも更なる需要増加が見込まれる。半導体デバイス製造において、ウェーハを研削・ダイシングすることでチップ化する「ウェーハの個片化プロセス」は、後工程の歩留まりに直結する重要プロセスとして認識されている。

抗折強度を出せるパラメータを決定するために使用されることが多く、半導体チップ製造のプロセス認定にも用いられる。



図.1 全自動チップ検査装置 DIS100

近年、パワーデバイスやメモリ分野では、電気特性の向上やチップ積層による大容量化を目的にウェーハ薄化の要求が高まっており、高強度かつ信頼性の高い個片化プロセスが求められている。半導体チップの機械的な強度評価に利用される手法の一つとして、3 点曲げ試験がある。3 点曲げ試験は、破壊試験であり、一般的に 25 チップや 40 チップなどのサンプル数で評価される。得られた抗折強度の中央値は、個片化プロセスの開発段階において最も高い

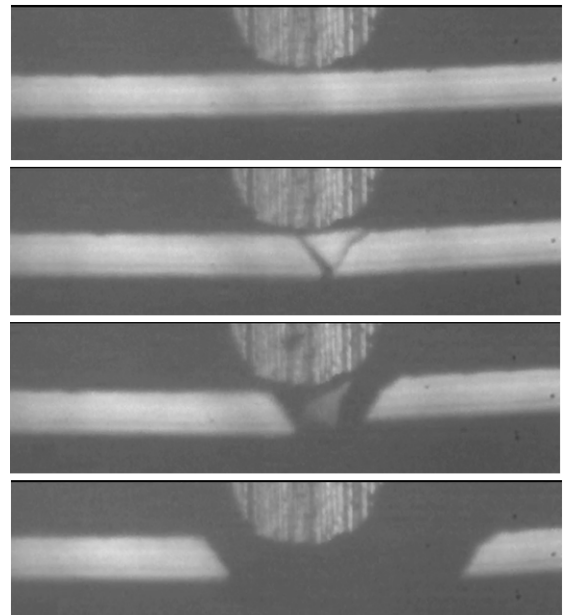


図.2 3 点曲げ試験におけるハイスピードカメラ画像

しかしながら、製品出荷後に破損して返品につながるチップの多くは中央値を大きく下回る抗折強度を示す。特に注目すべきは、プロセス耐久性試験における下位 0.10%~1.00%のチップの抗折強度であり、生産されるチップ数が多い半導体デバイスにおいて、これらの低強度チップは無視できない。下位 0.10%~1.00%のチップの抗折強度を正しく予測するためには大量のチップを評価する必要があるが、その実施が困難であった。従来の評価手法では、オペレータが手作業でその都度ピンセットでチップをピックアップし、抗折強度の測定器にチップを置いていた。この手法では測定者によって設定や取扱方法が異なり、時間がかかるだけでなく再現性や正確

性の維持が難しいとされてきた。これらの課題を解決するのが全自動チップ検査装置の DIS100 (図.1) である。DIS100 はハンドリングによるばらつきや測定エラーを低減し、サンプリングサイズを最大化することで、より正確に抗折強度起因の破壊予測が可能となる。

2. 装置

DIS100 は任意に設定したサンプル数、及びウェーハ上のピックアップ位置に対して、以下のフローを自動的に繰り返すことで抗折強度を評価することができる (図.3)。

- (i) 手動または OHT を用いてカセットを設置
- (ii) ダイシングテープからチップをピックアップ
- (iii) 側面検査※1、裏面検査※2
- (iv) チップ反転 (チップ上面の強度測定時のみ)
- (v) 3点曲げ試験※3

※1: チッピング測定およびチップ厚み測定

※2: 裏面粗さ測定

※3: ハイスピードカメラでの観察が可能

OHT 対応、側面検査、裏面検査、ハイスピードカメラは追加仕様です。

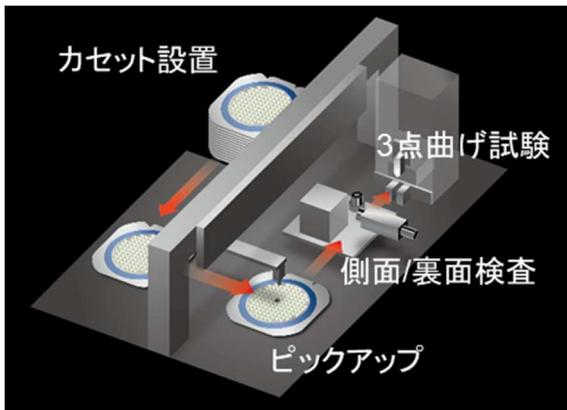


図.3 DIS100 のワークフロー

側面検査においてチップ厚を $0.2 \mu\text{m}$ の分解能で測定できるメリットは大きい。式(Eq.1)に示すようにチップ厚みは抗折強度の計算結果に影響する。特に $100 \mu\text{m}$ 以下の薄いチップにおいては、数ミクロンレベルの厚み誤差でさえ無視できない。チップ厚みを測定する手法として、ウェーハエッジと中心の2点の厚みを測定し周辺チップも同様であると推定する方法があるが、この手法では各チップの厚みに誤差が生じる可能性がある。DIS100 でチップ毎に厚みを測定し、計算に反映することでより正確に抗折強度を算出できる。

チップの厚み測定に加えて、チッピング測定や、裏面の面粗さの測定が可能である (図.4)。チップの加工品質を測定し記録することで、トレーサビリティの向上だけでなく、加工と抗折強度の相関の考察に活用でき、破壊解析に役立つ可能性がある。

3点曲げ試験の破壊検査を実施する際に、最大200万フレーム/秒の高速度カメラで破壊をモニタリングできる点も特長の1つである。図.2は、抗折強度測定時におけるSiチップの破壊挙動を4段階で示している。負荷が加わったチップ中央からクラックが伸びており、チップのたわみ量が少ないことが示された。これらは、線形の曲げ挙動を想定した3点曲げ試験において重要な挙動である

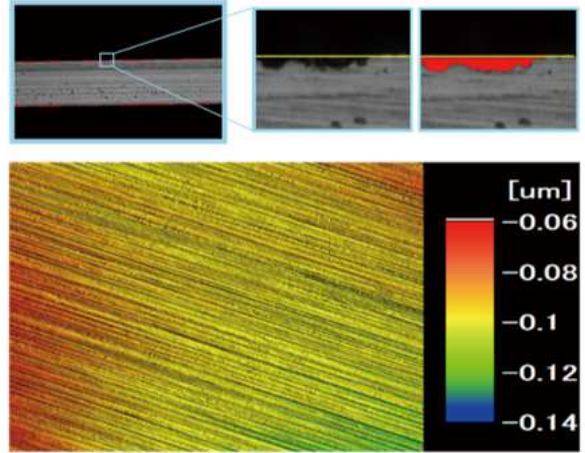


図.4 チッピング測定 (上図) および裏面粗さ測定 (下図)

また、DIS100 ではウェーハマップを活用することで、より効率的な評価および解析が可能となる。以下に活用事例を2つ紹介する。1つ目は、プローブテスト工程における電気特性評価のウェーハマップの活用である。これにより、電氣的に不良があるチップのみをピックアップし評価することが可能で、不要なチップを量産中の品質管理に利用できる。2つ目は、図.5のように抗折強度の結果をマッピングすることでウェーハ上の破壊解析への活用である。このマッピングによりウェーハやロットレベルで異なるチップ破壊の発生モードを発見することができる。抗折強度の低下がウェーハエッジに繰り返される場合、製造プロセスにおける系統的な弱点を示唆している。一方で、単体のウェーハにおける局所的な抗折強度の低下は、例えば、テープとウェーハの間に巻き込んだパーティクルなどの突発的な要因に依るものと考えられる。

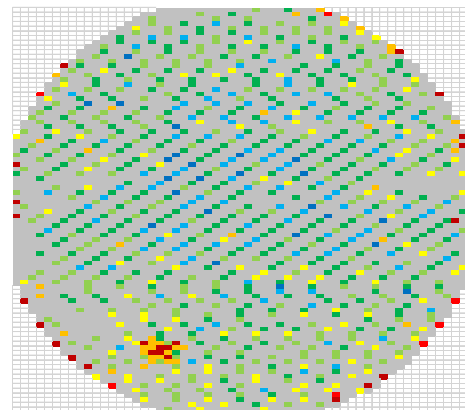


図.5 各チップの抗折強度のカラーマッピング

3. 実験

本実験の目的は、抗折強度試験において少量発生する低強度チップ（下位 0.10%~1.00%）の数値に測定サンプル数が与える影響を調査することである。1000チップの抗折強度測定を2セット行い、それぞれを複数のサブグループに分割してワイブル分布を用いて解析を行った。

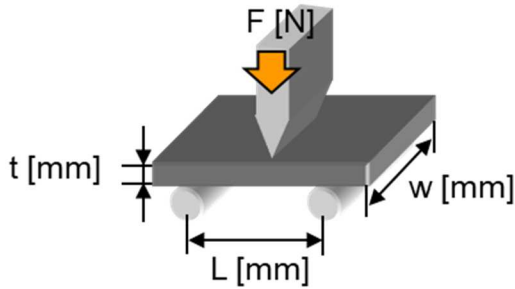


図.6 3点曲げ試験

各チップは DIS100 を用いて 3 点曲げ試験で測定しており、強度は以下の式(Eq.1)で求められる。

$$\sigma = \frac{3 FL}{2 wt^2} \quad (\text{Eq.1})$$

ここで σ はチップ強度 [MPa]、Fは負荷 [N]、Lは支持間距離 [mm]、wはチップ幅 [mm]、tはチップの厚さ [mm]を表す (図.6)。ワイブル分布は以下の式 (Eq.2)を用いて計算した。

$$\ln\left(\ln\left(\frac{1}{1-Q(\sigma)}\right)\right) = \beta \ln(\sigma) - \beta \ln(\alpha) \quad (\text{Eq.2})$$

$Q(\sigma)$ は累積確率でラジアンランク $(i-0.3)/(n+0.4)$ を用いた。 β は形状パラメータ、 α は尺度パラメータである。図.7に示すようにワイブル分布をプロットしフィッティングを行うことで、下位 0.10% および 1.00%の抗折強度値や形状および尺度パラメータの値を求めることができる。

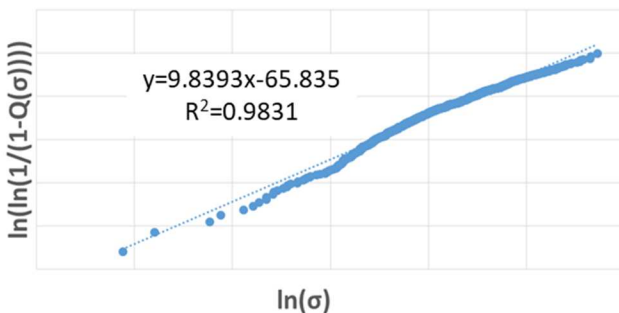


図.7 ワイブル分布プロット

1セット目の1000チップ測定結果をn=25、n=40、n=200、n=500のサブグループに分割して、各グループに対してワイブル分布を計算した。表.1より、サンプル数が25チップのデータセット (n=25) において下位 0.10%の抗折強度は、40チップのデータセット (n=40) と比較して 87 MPa ずれていることが示された。また、n=25 や n=40 の下位 0.10%の抗折強度は、n=1000 の場合と比較すると 10~20%の差が生じており、この変動幅を考慮すると、少ないサンプル数からは信頼できる破壊予測ができないと考えられる。それに対して、n=500における抗折強度や形状および尺度パラメータは、n=1000の値に近いものになっており、十分な評価精度であることが示唆されている。

表.1 サンプル数別の抗折強度およびワイブルパラメータ

	チップ強度 [MPa]		形状 β	尺度 α [MPa]	決定係数 R^2
	0.10%	1.00%			
n=25	171	218	9.45	355	98.18
n=40	258	289	20.33	363	95.45
n=200	219	260	13.51	367	99.65
n=500	234	274	14.99	373	99.54
n=1000	235	275	14.82	375	99.46

次に、2セット目の1000チップ測定結果を各25チップの5セットのサブグループに分割した。表.2は各グループに対して、ワイブル分布を計算した結果を示しており、図.8は下位 1.00%の抗折強度の値を表す。なお、1000チップのデータを用いて算出された下位 1.00%の抗折強度は 519 MPa である。例えば、n3グループの下位 1.00%の抗折強度 430MPa であり、519MPa と比較して 20%ほど差が生じている。全体的にサンプル数を n=25 とした場合、ばらつきが大きいことからデータの信頼性に欠けることが明らかである。

表.2 25チップの抗折強度およびワイブルパラメータ

	チップ強度 [MPa]		形状 β	尺度 α [MPa]	決定係数 R^2
	0.10%	1.00%			
n1=25	447	551	10.97	839	95.62
n2=25	391	499	10.03	842	95.94
n3=25	312	430	8.91	818	98.71
n4=25	384	507	7.16	842	97.89
n5=25	379	477	8.81	756	94.36

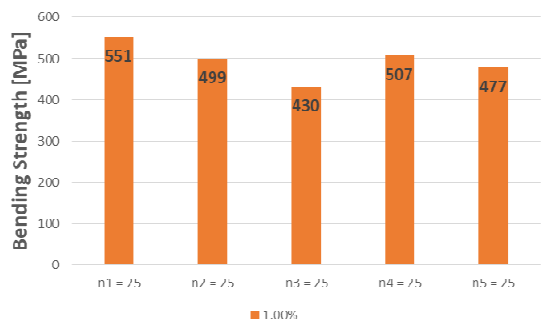


図.8 25チップの下位 1.00%のチップ強度

最後に、抗折強度に対するチップ幅（図.6 の w ）の影響を調査した。通常、半導体チップは特定のパッケージに合うように設計され、異なるサイズのチップが存在する。チップサイズが異なっても同じ個片化プロセスで加工した場合、1つのチップ幅に対して強度評価を実施すれば同じ結果が網羅的に得られていることが期待される。これはチップ幅が3点曲げ試験における強度計算式(Eq.1)に組み込まれているためである。ここで、同じ個片化プロセスを用いてチップ幅を2 mm、2.5 mm、3 mmに振ったチップを作製し、チップ幅が強度に与える影響を評価した。それぞれの抗折強度の中央値を表.3に示す。本評価では、パターンが形成されたチップを用いており、チップ反転によりパターン面側の強度を測定した。表.3より、個片化プロセスが同じであってもチップ幅によって抗折強度が異なる結果が得られたことがわかる。原因として、例えば、パターン構造の僅かな違いによりチップ側面に実際にかかる負荷が異なる可能性などが考えられる。以上の結果から、信頼できる抗折強度を得るためには、全てのチップサイズにおいて評価する必要があることがわかる。

表.3 チップ幅がチップ強度に与える影響

チップ幅 [mm]	2.0	2.5	3.0
チップ強度 [MPa]	657	528	471

4. まとめ

個片化プロセス後のチップの抗折強度測定において高い信頼性を担保するためには、従来のサンプル数である25チップまたは40チップからサンプル数を増やす必要があることが示された。DIS100の全自動の検査機能を利用することで、ハンドリング起因のエラーを最小限に抑えることが可能となり、統計学に基づいた信頼性の高いチップの破壊予測が数値化できる。チップ厚み、チップング、および裏面粗さといった検査項目と併せて抗折強度を評価することでデータの正確性が付加価値となり、得られた結果に対する誤った解釈も防止できる。